

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2001176841 A**(43) Date of publication of application: **29.06.01**

(51) Int. Cl

H01L 21/306
H01L 21/28
H01L 21/76
H01L 21/768

(21) Application number: **2000326615**(22) Date of filing: **26.10.00**(30) Priority: **27.10.99 KR 1999 9946909**(71) Applicant: **SAMSUNG ELECTRONICS CO LTD**

(72) Inventor:
KIN CHISHU
AHN TAE-HYUK
RI GENSEKI
BOKU GANSAI

(54) METHOD AND SYSTEM FOR MANUFACTURING SEMICONDUCTOR ELEMENT USING POLYSILICON HARD MASK

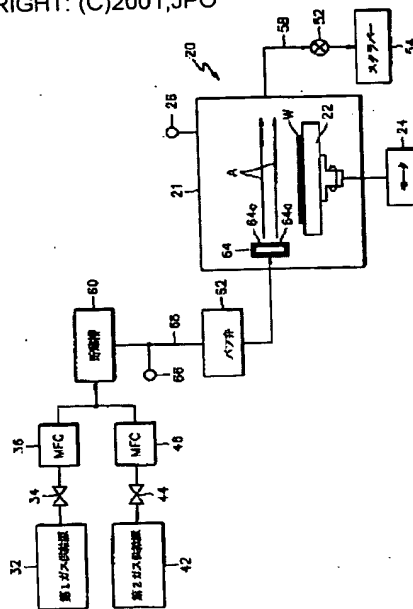
covering the upper surface of the semiconductor substrate can be removed effectively, without causing damages to the film.

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a method and a system for manufacturing a semiconductor element, using a polysilicon hard mask.

SOLUTION: A first layer is formed on a semiconductor substrate, and a polysilicon hard mask for exposing a part of the first layer is formed on the first layer. The exposed part of the first layer is dry etched using the polysilicon hard mask as an etching mask to make an opening in the first layer. Subsequently, the polysilicon hard mask is dry etched, using etching gas supplied in a direction substantially parallel with the major surface of the semiconductor substrate. According to the method, etching rate of the etching gas can be controlled uniformly and accurately over the entire surface of the semiconductor substrate. Even when a film containing silicon is exposed to the bottom face of the opening, the polysilicon hard mask

COPYRIGHT: (C)2001,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-176841
(P2001-176841A)

(43) 公開日 平成13年6月29日 (2001.6.29)

(51) Int.Cl. ⁷	識別記号	F I	テームコード [*] (参考)
H 0 1 L	21/306	H 0 1 L 21/28	L
	21/28	21/302	P
	21/76	21/76	L
	21/768	21/90	A
			C

審査請求 未請求 請求項の数20 O L (全 9 頁)

(21) 出願番号 特願2000-326615 (P2000-326615)

(22) 出願日 平成12年10月26日 (2000.10.26)

(31) 優先権主張番号 9 9 P 4 6 9 0 9

(32) 優先日 平成11年10月27日 (1999.10.27)

(33) 優先権主張国 韓国 (K R)

(71) 出願人 390019839

三星電子株式会社

大韓民国京畿道水原市八達区梅灘洞416

(72) 発明者 金 智 洙

大韓民国京畿道城南市盆唐区簾内洞51番地

大林パークタウン139棟2101号

(72) 発明者 安 太 赫

大韓民国京畿道龍仁市器興邑新葛14番地

三▲えき▼アパート102棟802号

(74) 代理人 100072349

弁理士 八田 幹雄 (外4名)

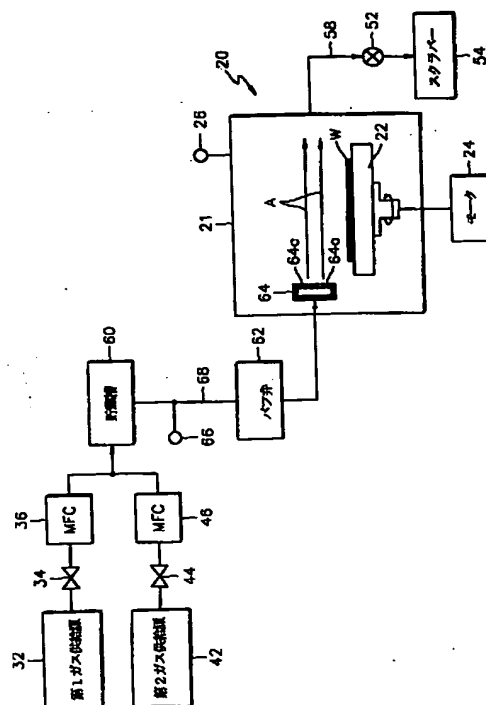
最終頁に続く

(54) 【発明の名称】 ポリシリコンハードマスクを使用する半導体素子の製造方法及びその製造装置

(57) 【要約】

【課題】 ポリシリコンハードマスクを使用する半導体素子の製造方法及びその製造装置を提供する。

【解決手段】 半導体基板上に第1層を形成する。前記第1層上に前記第1層の一部を露出するポリシリコンハードマスクを形成する。前記ポリシリコンハードマスクをエッチングマスクとして前記第1層の露出部分を乾式エッチングして前記第1層に開口を形成する。前記半導体基板の主面と略平行な方向に供給されるエッチングガスを使用して前記ポリシリコンハードマスクを乾式エッチングする。これにより、前記エッチングガスによるエッチング速度を半導体基板全面に対して均一で正確にコントロールできる。また、開口底面にシリコン含有膜質が露出された場合にもこれを損傷させずに半導体基板の上面を覆っているポリシリコンハードマスクを効果的に除去できる。



【特許請求の範囲】

【請求項1】 半導体基板上に第1層を形成する段階と、

前記第1層上に前記第1層の一部を露出するポリシリコンハードマスクを形成する段階と、

前記ポリシリコンハードマスクをエッチングマスクとして前記第1層の露出部分を乾式エッチングして前記第1層に開口を形成する段階と、

前記半導体基板の主面と略平行な方向に供給されるエッチングガスを使用して前記ポリシリコンハードマスクを乾式エッチングする段階とを含むことを特徴とする半導体素子の製造方法。

【請求項2】 前記半導体基板上に導電層を形成する段階をさらに含み、

前記第1層は前記導電層上に形成された絶縁膜を含むことを特徴とする請求項1に記載の半導体素子の製造方法。

【請求項3】 前記第1層の露出部分を乾式エッチングする段階は、前記開口によって前記半導体基板の表面を露出する段階を含み、

前記開口を形成する段階後に前記半導体基板の露出部分をエッチングして前記半導体基板内にトレンチを形成する段階をさらに含むことを特徴とする請求項1に記載の半導体素子の製造方法。

【請求項4】 前記ポリシリコンハードマスクを乾式エッチングする段階は、前記エッチングガスがシリコンと反応する段階を含むことを特徴とする請求項1に記載の半導体素子の製造方法。

【請求項5】 前記エッチングガスとしてフッ素含有化合物を使用することを特徴とする請求項1に記載の半導体素子の製造方法。

【請求項6】 前記エッチングガスは、 ClF 、 ClF_3 、 BrF 、 BrF_3 、 BrF_5 、 IF 、 IF_3 及び IF_5 よりなされる群で選択される少なくとも一つのハロゲンフッ化物を含むことを特徴とする請求項5に記載の半導体素子の製造方法。

【請求項7】 前記エッチングガスは、 XeF_2 ガスを含むことを特徴とする請求項5に記載の半導体素子の製造方法。

【請求項8】 前記ポリシリコンハードマスクを乾式エッチングする段階で、前記エッチングガスは、キャリアガスと共に供給されることを特徴とする請求項1に記載の半導体素子の製造方法。

【請求項9】 前記キャリアガスは、窒素ガスまたはアルゴンガスであることを特徴とする請求項8に記載の半導体素子の製造方法。

【請求項10】 前記ポリシリコンハードマスクを乾式エッチングする段階は、前記ポリシリコンハードマスクが前記エッチングガスに露出された状態を維持しながら前記半導体基板を回転させる段階を含むことを特徴とする

請求項1に記載の半導体素子の製造方法。

【請求項11】 前記ポリシリコンハードマスクを乾式エッチングする段階は、前記エッチングガスを一定周期ごとにパルス方式で供給する段階を含むことを特徴とする請求項1に記載の半導体素子の製造方法。

【請求項12】 前記ポリシリコンハードマスクの乾式エッチングは、数十 mTorr 以下の圧力下で行なうことを特徴とする請求項11に記載の半導体素子の製造方法。

【請求項13】 前記ポリシリコンハードマスクの乾式エッチング段階は、常温で行なうことを特徴とする請求項11に記載の半導体素子の製造方法。

【請求項14】 前記ポリシリコンハードマスクを乾式エッチングする段階は、前記ポリシリコンハードマスクが前記エッチングガスに露出された状態を維持しながら前記半導体基板を回転させる段階を含むことを特徴とする請求項11に記載の半導体素子の製造方法。

【請求項15】 半導体基板を回転可能に支持するスピンドルチャックを具備した反応チャンバと、前記半導体基板上の不要な膜を除去するのに寄与するプロセスガスを前記反応チャンバに供給するガス供給装置と、

前記ガス供給装置から導入される前記プロセスガスを前記反応チャンバ内で前記半導体基板の主面と略平行な方向に噴射するためのガス噴射装置と、前記反応チャンバからのガスを排出させるための排出装置とを具備したことを特徴とする半導体素子の製造装置。

【請求項16】 前記プロセスガスはフッ素含有化合物を含むことを特徴とする請求項15に記載の半導体素子の製造装置。

【請求項17】 前記プロセスガスは、 ClF 、 ClF_3 、 BrF 、 BrF_3 、 BrF_5 、 IF 、 IF_3 、 IF_5 及び XeF_2 よりなされる群で選択される少なくとも一つのガスを含むことを特徴とする請求項16に記載の半導体素子の製造装置。

【請求項18】 前記プロセスガスは、キャリアガスをさらに含むことを特徴とする請求項16に記載の半導体素子の製造装置。

【請求項19】 前記ガス噴射装置は前記反応チャンバの内側壁に設けられ、前記半導体基板表面に向かって前記プロセスガスを水平方向に噴射するための複数の噴射孔が形成されたシャワーヘッドを具備したことを特徴とする請求項15に記載の半導体素子の製造装置。

【請求項20】 前記ガス供給装置からのプロセスガスを前記反応チャンバに一定周期ごとにパルスタイプで供給するためのパフ弁をさらに具備したことを特徴とする請求項15に記載の半導体素子の製造装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体素子の製造方法及び製造装置に係り、特に特定の膜を選択的にエッチングするためのハードマスクとしてポリシリコンを用いる半導体素子の製造方法及びポリシリコンハードマスクを除去するためのエッチング装置に関する。

【0002】

【従来の技術】集積回路製造工程では、多様な物質層を選択的にエッチングしてコンタクトホールまたはトレンチのような開口を形成する段階が典型的に含まれる。

【0003】最近、半導体産業の発達に伴って半導体素子において高集積化、高容量化及び高機能化が要求され、限定された領域で、より多くの素子の集積が必要になった。したがって、ウェーハの加工技術はパターンのサイズが数 μm 以下になるような研究及び開発がされている。このように半導体素子の高集積化が進むことによって、極微細化され高集積化された半導体素子を実現するのに必要な、深くて小さなサイズの開口を形成するための乾式エッチング技術が多く用いられている。

【0004】通常では、半導体基板上にコンタクトホールのような開口を形成するために蝕刻される材料層、たとえば酸化膜上にフォトリソパターンを形成し、これをエッチングマスクとして前記材料層の露出部分を乾式エッチングする。ところが、要求されるコンタクトホールのサイズが小さくなるほど前記材料層のエッチング速度が減少し、その結果エッチングマスクとしてさらに厚いフォトリソパターンを形成する必要がある。特に、約280nmのサイズを有するメタルコンタクトを形成する場合、約1.5 μm の厚さを有する酸化膜を乾式エッチングするために約1.6 μm の厚いフォトリソパターンを形成する必要がある。しかし、ArFエキサイマーレーザーを用いる次世代フォトリソグラフィ工程を適用する場合、約300nm以上の厚いフォトリソ膜では光に対する感度が減少して実際の工程では適用し難い。

【0005】したがって、深くて小さなサイズのコンタクトホールを形成するためには、ポリシリコン、 Al_2O_3 、 Si_3N_4 、 SiON のような物質からなるハードマスクを使用する必要がある。その中では、ポリシリコンハードマスクが一番広く使われている。

【0006】従来、ポリシリコンハードマスクを使用した後これをストリップするための方法としてCMP (Chemical Mechanical Polishing)、湿式エッチバック、乾式エッチバックのような方法を用いた。

【0007】そのうち、CMPによるポリシリコンハードマスク除去方法は、コストが高く、ウェーハ上の段差によってハードマスクを完全に除去し難い。

【0008】湿式エッチバック方法によりハードマスクを除去する方法では、他の膜質とのエッチング選択比は比較的良好なほうであるが、エッチング後乾燥段階で損傷

されたり、エッチング液がウェーハ上の膜質間に浸透して他の膜質までエッチングしてしまう恐れがある。

【0009】従来の技術に係る乾式エッチング方法によってポリシリコンハードマスクを除去する場合には、工程が比較的単純ではあるが、他の膜質との選択比が制限されているためにハードマスクだけでなく他の膜質まで除去される問題がある。特に、ポリシリコンハードマスクを使用して乾式エッチングを行なった結果得られたコンタクトホールの底面に、ハードマスクを構成する物質と同じポリシリコン、単結晶シリコン、または金属シリサイドよりなされる膜質のパッド、または導電層が露出されている場合、前記ハードマスク除去と同時に前記コンタクトホールの底面から露出されたパッドまたは導電層まで除去されてしまうという問題がある。

【0010】

【発明が解決しようとする課題】本発明の目的は、半導体基板上に開口を形成することにおいて、ハードマスクとして使われたポリシリコンを他の膜質に全く悪影響を及ぼすことなく簡単に低廉な方法によって完全に除去できる半導体素子の製造方法を提供することである。

【0011】本発明の他の目的は、ハードマスクを使用して開口を形成した後前記ハードマスクと同じ物質よりなる膜質が露出されても前記ハードマスクだけを効果的に除去できる半導体素子の製造装置を提供することである。

【0012】

【課題を解決するための手段】前記目的を達成するために、本発明に係る半導体素子の製造方法では、半導体基板上に第1層を形成する。前記第1層上に前記第1層の一部を露出するポリシリコンハードマスクを形成する。前記ポリシリコンハードマスクをエッチングマスクとして前記第1層の露出部分を乾式エッチングして前記第1層に開口を形成する。前記半導体基板の主面と略平行な方向に供給されるエッチングガスを使用して前記ポリシリコンハードマスクを乾式エッチングする。

【0013】本発明に係る半導体素子の製造方法は、前記半導体基板上に導電層を形成する段階をさらに含める。このときは前記第1層は前記導電層上に形成された絶縁膜を含む。

【0014】また、本発明に係る半導体素子の製造方法で、前記第1層を乾式エッチングする段階は、前記開口によって前記半導体基板の表面を露出する段階を含め、前記開口形成段階後に前記半導体基板の露出部分をエッチングして前記半導体基板内にトレンチを形成する段階をさらに含める。

【0015】前記ポリシリコンハードマスクを乾式エッチングする段階は、前記エッチングガスがガス相でシリコンと反応する段階を含む。

【0016】望ましくは、前記エッチングガスとしてフッ素含有化合物を使用する。

【0017】前記ポリシリコンハードマスクを乾式エッチングする段階では、前記エッチングガスはキャリアガスと共に供給される。

【0018】望ましくは、前記ポリシリコンハードマスクを乾式エッチングする段階では、前記ポリシリコンハードマスクが前記エッチングガスに露出された状態を維持しながら前記半導体基板を回転させる。

【0019】また望ましくは、前記ポリシリコンハードマスクを乾式エッチングする段階では、前記エッチングガスを一定周期ごとにパルス方式で供給する。

【0020】前記他の目的を達成するために、本発明に係る半導体素子の製造装置は、半導体基板を回転可能に支持するスピンドルを具備した反応チャンバと、前記半導体基板上の不要な膜を除去するのに寄与するプロセスガスを前記反応チャンバに供給するガス供給装置と、前記ガス供給装置から導入される前記プロセスガスを前記反応チャンバ内で前記半導体基板の主面と略平行な方向に噴射するためのガス噴射装置と、前記反応チャンバからのガスを排出させるための排出装置とを具備する。

【0021】望ましくは、前記ガス噴射装置は前記反応チャンバの内側壁に設けられ、前記半導体基板表面に向かって前記プロセスガスを水平方向に噴射するための複数の噴射孔が形成されたシャワーヘッドを具備する。

【0022】本発明に係る半導体素子の製造装置は、前記ガス供給装置からのプロセスガスを前記反応チャンバに一定周期ごとにパルスタイプで供給するためのパルス弁をさらに具備する。

【0023】本発明に係る半導体素子の製造方法及びその製造装置によれば、半導体基板上でエッチングガスの水平方向への平均自由行程が長くなり、開口底面にシリコン含有膜質が露出された場合にもこれを損傷させずに半導体基板の上面を覆っているポリシリコンハードマスクを効果的に除去できる。

【0024】

【発明の実施の形態】次に、本発明の望ましい実施例に対して添付図面を参照して詳細に説明する。

【0025】図1は、本発明に係る半導体素子の製造装置の構成を概略的に示す部分断面図である。

【0026】図1を参照すれば、本発明に係る半導体素子の製造装置には、所定の雰囲気下で半導体基板W上の不要な膜を乾式エッチングするための反応チャンバ20と、前記乾式エッチングに必要なプロセスガスを前記反応チャンバ20内に供給するためのガス供給装置を具備している。

【0027】前記ガス供給装置は、前記半導体基板W上の不要な膜を除去するのに寄与するプロセスガスを収容しているガス供給源32、42を備えている。前記ガス供給源32、42は、前記不要な膜を除去するのに用いられるエッチングガスを収容する第1ガス供給源32

と、キャリアガスを収容する第2ガス供給源42とより構成される。前記第1ガス供給源32に収容されるエッチングガスは、たとえば ClF 、 ClF_3 、 BrF 、 BrF_3 、 BrF_5 、 IF 、 IF_3 及び IF_5 のようなハロゲンフッ化物または XeF_2 のようなフッ素含有化合物である。前記第2ガス供給源42には窒素またはアルゴンが収容される。

【0028】また、本発明に係る半導体素子の製造装置は、前記ガス供給装置の第1ガス供給源32及び第2ガス供給源42から供給されるプロセスガスを、前記反応チャンバ20内で前記半導体基板W上に矢印“A”で示したように前記半導体基板Wの主面と略平行な方向に噴射するためのガス噴射装置64を具備している。

【0029】前記ガス噴射装置64は配管68を通じて前記第1ガス供給源32及び第2ガス供給源42に接続されている。前記第1ガス供給源32及び第2ガス供給源42は、各々開閉弁34、44によりその供給が制御されると同時に各分岐管に設けられているMFC (mass flow controller) 36、46によりその流量が制御される。

【0030】前記第1ガス供給源32及び第2ガス供給源42からのプロセスガスは貯蔵槽60で混合され、配管68を経て前記ガス噴射装置64を通じて前記反応チャンバ20内に噴射される。前記配管68には、前記貯蔵槽60から供給されるプロセスガスの圧力をモニターできる圧力ゲージ66が設けられている。

【0031】前記貯蔵槽60は省略可能で、前記MFC 36、46によって流量が調節された前記第1ガス供給源32及び第2ガス供給源42からのプロセスガスが前記貯蔵槽60を経ずに各々前記反応チャンバ20に直接供給される場合もある。また、エッチング工程時には必要に応じて前記開閉弁34、44の選択的な調節によってエッチングガスと前記キャリアガスを共に供給する場合もあり、前記第1ガス供給源32からのエッチングガスのみ供給する場合もある。

【0032】前記ガス噴射装置64は、前記反応チャンバ20の内部側壁に設けられてプロセスガスを水平方向に噴射するシャワーヘッドで構成される。前記シャワーヘッドにはたとえば直径が数mm程度の複数のガス噴出孔64aが形成されている。前記複数のガス噴出孔64aはシャワーヘッドの全面にわたって一定に配列されている。したがって、前記シャワーヘッドの噴出面の単位面積当りプロセスガスの噴射量、すなわち、ガス供給量が一定になる。前記ガス噴射装置64によって単位面積当り一定量で供給されるプロセスガスは、前記半導体基板W上で矢印“A”で示したように前記半導体基板Wの主面（任意の一平面）と略平行な方向に流れる。

【0033】ここで、前記プロセスガスを構成するエッチングガスとしてフッ素含有化合物が使われ、キャリアガスとして窒素またはアルゴンを使用することとして説

明したが、これらだけに限定されることではない。

【0034】前記反応チャンバ20のケーシング21内には前記半導体基板Wを水平に支持するスピンチャック22が設けられている。このスピンチャック22はモータ24により回転可能である。したがって、前記ガス噴射装置64からプロセスガスが噴出される間前記スピンチャック22を用いて前記半導体基板Wを回転させることによって、前記半導体基板Wの上面全体にわたって前記プロセスガスを均一に供給できる。

【0035】また、前記スピンチャック22には前記半導体基板Wの温度を調節できる加熱手段（図示せず）が設けられている。したがって、工程条件に従って前記半導体基板の温度を調節できる。

【0036】前記反応チャンバ20には排気管58を通じて排気用ポンプ52が連結されている。前記排気用ポンプ52を稼働させることによって前記反応チャンバ20内の圧力状態を高真空中で維持できる。前記反応チャンバ20は前記ケーシング21内部の圧力をモニターできる圧力ゲージ26を具備している。

【0037】また、前記反応チャンバ20内でエッチング工程が進行される間には、前記反応チャンバ20からのプロセスガスが前記排気用ポンプ52の稼働によって前記排気管58を通じてスクラバー54に排出される。前記スクラバー54では排気される有毒ガスが吸着される。

【0038】また、前記ガス供給装置の貯蔵槽60から前記配管68を通じて供給されるプロセスガスを前記反応チャンバ20内に一定周期ごとにパルス方式で供給するために、前記ガス噴射装置64の上流にはパフ弁62が設けられている。

【0039】図2Aは、前記パフ弁62を使用して前記反応チャンバ20内にプロセスガスをパルス方式で供給する時のガスパルス方法を示し、図2Bは、図2Aに示したようなガスパルス方法に従う前記反応チャンバ20内での圧力変化を示す。

【0040】図2Aで、 Δt_1 はプロセスガスが供給される時間を示す。 Δt_1 間には前記貯蔵槽60からのプロセスガスが前記配管68を通じて前記反応チャンバ20内に供給されると同時に前記排気用ポンプ52によって前記反応チャンバ20からの排気がなされる。 Δt_2 はプロセスガス供給が遮断される時間を示す。 Δt_2 間には前記反応チャンバ20へのプロセスガス供給が遮断された状態で前記排気用ポンプ52による前記反応チャンバ20からの排気のみなされる。

【0041】エッチングガスとしてガス相の BrF_3 を使用して半導体基板上のポリシリコン膜をエッチングする場合、エッチング反応の平衡状態で前記ポリシリコン膜のエッチング速度 R を半導体基板温度の関数として測定してアレニウスの式の一般の形態で示せば次の式のように示すことができる。

【0042】[数式1]

$$R (\text{\AA}/\text{min}) = 1.16 \times 10^{-18} \times n \times T^{1/2} \exp(-E_a/kT)$$

数式1で、 n は BrF_3 の密度を示し、 E_a はエッチング反応に対する有効活性化エネルギーを示し、 k はボルツマン定数 $1.987 \times 10^{-3} \text{ kcal/mole}^\circ\text{K}$ を示し、 T は半導体基板の温度 $^\circ\text{K}$ を示す。（D. E. Ibbotson et al. J. Appl. Phys. 56 (10)、2939 (1984) 参照）
数式1で、所定の流量の BrF_3 が反応チャンバ内に供給されて前記反応チャンバ内の圧力が数百 mTorr ～数 Torr になった時、前記ポリシリコン膜のエッチング速度は数千 $\text{\AA}/\text{min}$ ～数 (m/min) で非常に速いエッチング速度を有するということが分かる。また、この場合にはガス相の BrF_3 の平均自由行程が数 (m) 程度で非常に短い。

【0043】したがって、ポリシリコンハードマスクを使用した乾式エッチングによって形成された開口の底面にポリシリコンまたは金属シリサイドのようなシリコン含有膜質が露出されている場合に、前記ポリシリコンハードマスクを除去するために BrF_3 エッチングガスを使用すれば、通常方法に従うエッチング条件下では前記ハードマスクだけでなく開口の底面に露出されたシリコン含有膜質までエッチングされる結果をもたらす。したがって、開口底面にシリコン含有膜質が露出されている場合には、従来のガス供給方式で BrF_3 を半導体基板上に供給してポリシリコンハードマスクを除去する方法は実際工程に適用し難い。

【0044】前記問題を解決するために、本発明に係る半導体素子の製造装置は半導体基板の主面と平行な方向へのエッチングガスの平均自由行程を増やし、前記エッチングガスによるエッチング速度を半導体基板全面に対して均一で正確にコントロールできるように構成されている。

【0045】すなわち、本発明に係る半導体素子の製造装置は、前記反応チャンバ20内の圧力を数十 mTorr 程度で低く維持しながら、前記ガス噴射装置64を使用して前記反応チャンバ20内にプロセスガスを前記半導体基板Wの主面と略平行な方向に供給し、前記パフ弁62を使用して前記プロセスガスをパルス方式で供給する。

【0046】通常、前記反応チャンバ20の内部容積は前記貯蔵槽60の内部容積に比べて数十倍大きい。このような条件下で前記貯蔵槽60内の圧力を数 Torr 程度で維持すれば、前記貯蔵槽60から前記反応チャンバ20までパルス方式で供給されるプロセスガスによって前記反応チャンバ20内に組成される圧力のピーク値は約数十 mTorr 程度の低い値になる。このような場合にはエッチングガスの水平方向平均自由行程が mm 次元の値に増加し、前記反応チャンバ20内でのエッチング

速度はエッチングガスをパルス方式で供給する間（すなわち、 Δt_1 間）数百バックA/min程度になる。

【0047】したがって、前記半導体基板W上で水平方向蝕刻量を増やすためには図2Aに示したプロセスガス供給パルスの Δt_1 を数十秒～数分にすることが望ましく、排気容量によって各ガス供給パルス間のガス供給中断時間 Δt_2 は Δt_1 の数倍程度で設定することが望ましい。このように設定する場合、 Δt_1 が約1分であれば、開口形成後前記半導体基板W上に残っている数千Å厚さのポリシリコンハードマスクを前記開口底面で露出される他の膜質の損傷なしに数十回のパルス供給だけで十分に除去できる。前記半導体基板Wの全面にわたって均一なエッチング速度を得るために、プロセスガスをパルス方式で供給する間前記半導体基板Wを数十rpm程度で回転させることが望ましい。

【0048】図1に示した本発明に係る半導体素子の製造装置の具体的な動作例を説明すれば次の通りである。

【0049】まず、前記反応チャンバ20内の前記スピントラップ22上に不要なポリシリコンハードマスクが残っているウェーハをローディングする。その後、前記反応チャンバ20と貯蔵槽60を1mTorr以下の圧力で排気させる。次いで、前記パフ弁62を閉鎖しエッチングガス、たとえば BrF_3 を前記貯蔵槽60に満たした後、前記パフ弁62を図2Aに示したような方式でオン/オフして BrF_3 ガスを前記反応チャンバ20内にパルス方式で供給する。この際、前記反応チャンバ20内では前記ガス噴射装置64の噴出孔64aを通じて噴出されるエッチングガスが、前記ウェーハ上で前記ウェーハの主面と略平行な方向に供給される。前記パフ弁62のオン/オフ動作が続く間に前記排気用ポンプ52の作動によって前記反応チャンバ20からの排気動作が続く。この際、前記エッチングガスを前記ウェーハ上で均一に供給するために前記スピントラップ22を用いて前記ウェーハを低速で回転させる。

【0050】前記のように、本発明に係る半導体素子の製造装置を使用すれば、反応チャンバ内の圧力を低く維持しながらエッチングガスを半導体基板の主面と略平行な方向にパルス方式で供給できるので、前記半導体基板上でエッチングガスの水平方向への平均自由行程が長くなり、開口底面にシリコン含有膜質が露出された場合にもこれを損傷せずに半導体基板の上面を覆っているポリシリコンハードマスクを効果的に除去できる。

【0051】次に、本発明に係る半導体素子の製造方法の望ましい実施の形態に対して添付図面を参照して詳細に説明する。本発明の実施の形態はいろいろ他の形態に変形でき、本発明の範囲が後述する実施例に限定されるものではない。本発明の実施例は当業界で平均の知識を有する者に本発明をより完全に説明するために提供されるものである。添付図面において、層または領域の厚さは明細書の明確性のために誇張されたものである。添付

図面で同じ符号は同じ要素を示す。また、ある層が他の層または基板の“上部”にあると記載された場合、前記ある層が前記他の層または基板の上部に直接存在する場合もあり、その間に第3の他の層が介在される場合もある。

【0052】図3A及び図3Bは、本発明の一実施例に係る半導体素子の製造方法を説明するための断面図である。

【0053】図3Aで、参照符号“100”は、たとえばシリコンまたはエピタキシャルシリコンよりなされる基板である。前記基板100ではフィールド酸化膜102によって活性領域が限定されている。前記基板100にはゲート酸化膜104、ゲート電極106、ソース領域112及びドレイン領域114が形成されている。前記ゲート電極106はポリシリコンのような単一層の導電層またはポリシリコンと金属シリサイドの積層構造よりなされる導電層によって構成される。

【0054】参照符号“122”は、第1層間絶縁膜120上に形成されたビットラインまたは導電性パッドを構成する導電パターンである。前記導電パターン122は第2層間絶縁膜130で覆われている。

【0055】一般的な半導体素子の製造工程では、前記第2層間絶縁膜または第1層間絶縁膜を貫通するビアホールまたは開口（以下、単に“コンタクトホール”という）を形成し、前記コンタクトホール内部をアルミニウム、タングステンまたはポリシリコンの導電性材料で満たす。高集積半導体素子では、前記コンタクトホールが通常のリソグラフィ技術の限界を乗り越える程に深くて小さな形状を有する。したがって、高集積半導体素子で必要なコンタクトホールを形成するためのエッチングマスクとして前記第2層間絶縁膜130上にポリシリコンハードマスク140を形成する。

【0056】前記ハードマスク140をエッチングマスクとして前記第2層間絶縁膜130及び第1層間絶縁膜120を貫通して形成され、その底面で前記ソース領域112及びドレイン領域114を露出させるコンタクトホールH1、前記第2層間絶縁膜130及び第1層間絶縁膜120を貫通して形成され、その底面で前記ゲート電極106の上面を露出させるコンタクトホールH2、及び前記第2層間絶縁膜130を貫通して形成され、その底面で前記導電パターン122の上面を露出させるコンタクトホールH3を形成する。

【0057】その後、前記ポリシリコンハードマスク140を除去するために前記の構造を有する基板100を図1に示したような半導体素子製造装置の反応チャンバ20内にローディングする。

【0058】その後、前記ガス噴射装置64を用いて前記ポリシリコンハードマスク140を除去するのに有効に使われるエッチングガス150を、前記基板100上で矢印で表示したように前記基板100の主面に略平行

に水平で供給する。前記エッチングガスとしてはプラズマを発生させずにガス相でシリコンと反応できる化合物、たとえば ClF 、 ClF_3 、 BrF 、 BrF_3 、 BrF_5 、 IF 、 IF_3 、 IF_5 のようなハロゲンフッ化物、または XeF_2 のようなフッ素含有化合物を使用する。

【0059】前記例示したエッチングガスは大部分周期率表上の相異なる周期元素のイオン結合によって形成された化合物であって、非常に低い結合エネルギーを有する。したがって、非常に不安定な状態で存在するのでシリコンとの反応性が高いことで知られている。

【0060】前記エッチングガスは窒素またはアルゴンのようなキャリアと共に供給されられる。

【0061】この際、前記エッチングガスは、たとえば図1のパフ弁62を使用して前記基板100上に一定周期ごとにパルス方式で供給する。この際、前記基板100上のポリシリコンハードマスク140上に供給される前記エッチングガス150の供給量を前記基板100の全面にわたって均一にするために、前記スピンドル22を用いて前記基板100を比較的低速、たとえば数十rpmで回転させる。

【0062】その結果、前記エッチングガス150の水平方向への平均自由行程が長くなる。また、前記エッチングガス150を前記基板100上で水平方向に供給しながら前記排気用ポンプ52の作動によって前記反応チャンバ20からの排気を続ける。したがって、前記エッチングガス150が前記コンタクトホールH1、H2、H3の内部にはほとんど伝えられずに、前記基板100上で水平方向に移動しながら前記ポリシリコンハードマスク140と接する。

【0063】その結果、図3Bに示したように、前記コンタクトホールH1、H2、H3の底面で露出された前記ゲート電極106、ソース領域112、ドレイン領域114及び導電パターン122が損傷されずに前記ポリシリコンハードマスク140が完全に除去される。

【0064】この際、コンタクトホールのアスペクト比が大きくてサイズが非常に小さな高集積素子においては、前記コンタクトホールの正常部分より底面部分でエッチング速度が低下されるニュートラルシェーディング効果まで考慮すれば、本発明に係る半導体素子の製造方法によってコンタクトホール形成に使われたハードマスクを除去することにおいて、素子の集積度が増加するほど前記コンタクトホール底面で露出される膜質の種類に制限されずに前記ハードマスクをさらに効果的に除去できる。

【0065】図3A及び図3Bでは、ゲート電極、ソース領域、ドレイン領域、ビットラインまたはパッドのような導電パターンで連結されるコンタクトホールを形成する場合に対してのみ説明したが、本発明は小さなサイズの開口形成が必要な工程であればいずれの工程段階でも同一に適用できる。たとえば、本発明は第1金属層と

第2金属層との間、第2金属層と第3金属層との間、または第1金属層と第3金属層との間で形成されるビアホールを形成する時にも同一に適用できる。

【0066】本発明に係る半導体素子の製造方法は、コンタクトホールではない他の形態の開口を形成するのにも同一に適用できる。その一例に対して下に説明する。

【0067】図4A及び図4Bは、本発明の他の実施例に係る半導体素子の製造方法を説明するための断面図である。ここでは通常のリソグラフィ工程によって得られるサイズより小さなサイズを有する素子分離用トレンチを形成するために本発明に係る半導体素子製造方法を適用した例を説明する。

【0068】図4Aで、参照符号“200”は、たとえばシリコンまたはエピタキシャルシリコンよりなされる基板を示す。参照符号“212”、“214”及び“216”は各々パッド酸化膜、シリコン窒化膜及びシリコン酸化膜である。

【0069】前記シリコン酸化膜216上にトレンチ形成領域を限定するポリシリコンハードマスク220を形成する。その後、前記ポリシリコンハードマスク220をエッチングマスクとして前記シリコン酸化膜216、シリコン窒化膜214及びパッド酸化膜212を順次に異方性エッチングし、その結果露出された前記基板200をエッチングしてトレンチTを形成する。

【0070】その後、図3Aを参照して説明した方法と同じ方法によって前記ポリシリコンハードマスク220を除去する。その結果、図4Bに示したように、前記トレンチTの露出表面が損傷されずに前記ポリシリコンハードマスク220が完全に除去される。

【0071】本発明に係る半導体素子の製造方法は前記の実施例のみに限定されることはでない。たとえば、本発明に係る方法をウェーハのバックサイドエッチング工程に適用する場合もある。すなわち、プラズマを発生させずにガス相でシリコンをエッチングできる化合物をエッチングガスとして使用し、ウェーハのバックサイドに前記エッチングガスを前記ウェーハの主面と略平行な方向に供給することによってウェーハバックサイドをエッチングできる。この場合には、湿式エッチングまたはプラズマを用いる通常のウェーハバックサイドエッチング工程に比べて必要な工程数が減少し工程コストが縮まるという利点がある。

【0072】

【発明の効果】本発明に係る半導体素子の製造装置は、前記反応チャンバ内にプロセスガスを半導体基板の主面と略平行な方向に供給するガス噴射装置と、前記プロセスガスをパルス方式で供給するパフ弁を具備している。したがって、本発明に係る半導体素子の製造装置を使用すれば半導体基板の主面と略平行な方向へのエッチングガスの平均自由行程を増やし、前記エッチングガスによるエッチング速度を半導体基板全面に対して均一で正確

にコントロールできる。

【0073】また、本発明に係る半導体素子製造方法では、半導体基板上のポリシリコンハードマスクを除去するために前記反応チャンバ内の圧力を低く維持しながら、ガス相でシリコンと反応できるエッチングガスを半導体基板の主面と略平行な方向にパルス方式で供給する。したがって、前記半導体基板上でエッチングガスの水平方向への平均自由行路が長くなり、開口底面にシリコン含有膜質が露出された場合にもこれを損傷させずに半導体基板の上面を覆っているポリシリコンハードマスクを効果的に除去できる。

【0074】以上、本発明を望ましい実施例を挙げて詳細に説明したが、本発明はこれに限定されずに、本発明の技術的思想範囲内で当分野で通常の知識を有する者によっていろいろ変形が可能である。

【図面の簡単な説明】

【図1】本発明に係る半導体素子の製造装置の構成を概略的に示す部分断面図である。

【図2】図2Aは、本発明に係る半導体素子の製造装置によるガスパルス方法を説明する図であり、図2Bは、図2Aのガスパルス方法に従う反応チャンバ内の圧力変化を示す図である。

【図3】図3A及び図3Bは、本発明の一実施例に係る

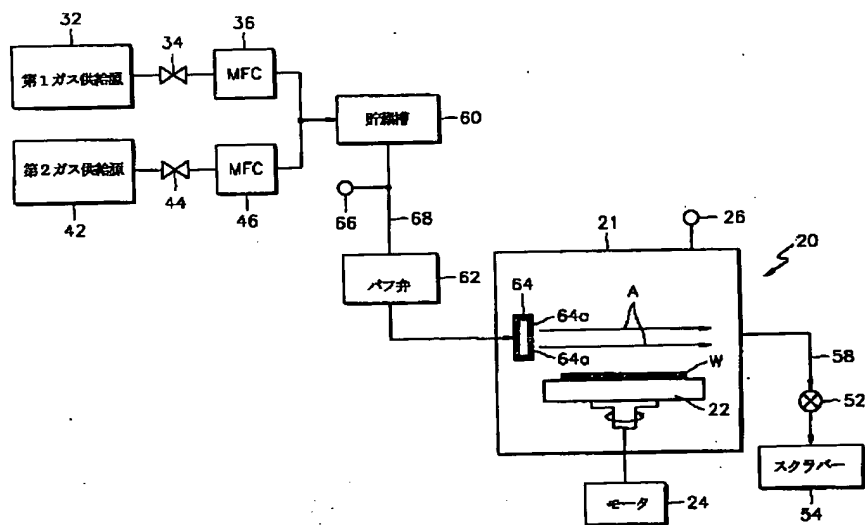
半導体素子の製造方法を説明するための断面図である。

【図4】図4A及び図4Bは、本発明の他の実施例に係る半導体素子の製造方法を説明するための断面図である。

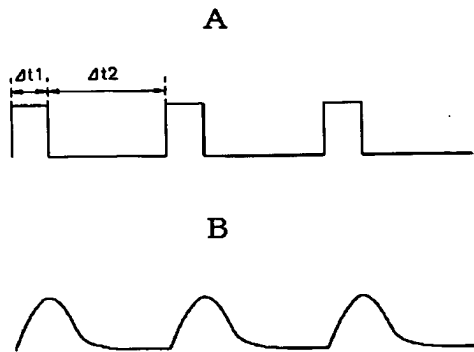
【符号の説明】

- W 半導体基板
- 20 反応チャンバ
- 21 ケーシング
- 22 スピンチャック
- 24 モータ
- 26 圧力ゲージ
- 32 第1ガス供給源
- 34、44 開閉弁
- 36、46 MFC
- 42 第2ガス供給源
- 52 排気用ポンプ
- 54 スクラバー
- 58 排気管
- 60 貯蔵槽
- 64 ガス噴射装置
- 64a ガス噴出孔
- 66 圧力ゲージ
- 68 配管

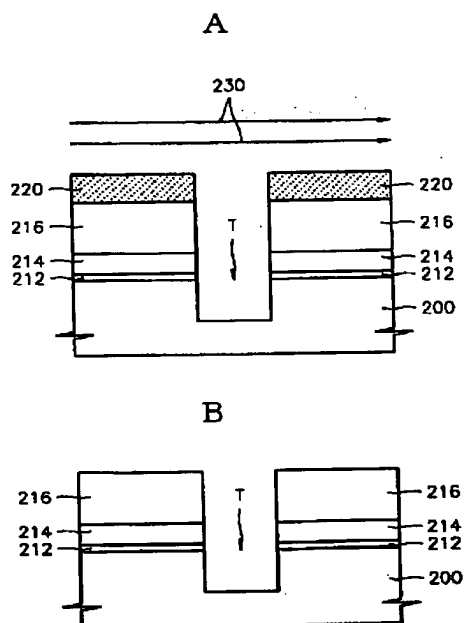
【図1】



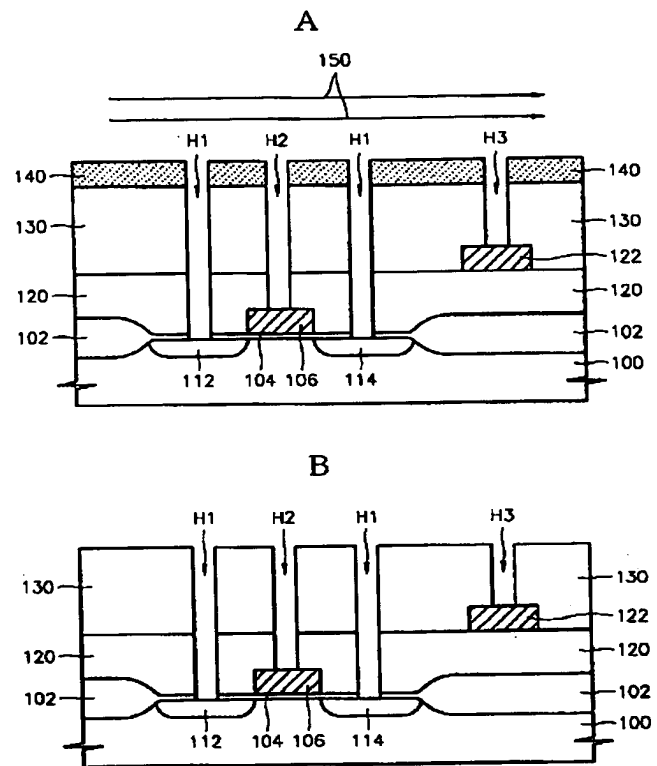
【図2】



【図4】



【図3】



フロントページの続き

(72)発明者 李 元 碩
大韓民国京畿道城南市盆唐区亭子洞ハンソ
ルマウル 青丘アパート107棟502号

(72)発明者 朴 玩 哉
大韓民国京畿道水原市八達区靈通洞973-
3番地 韓信アパート816棟306号